



第 25 届电子封装技术国际会议

2024年8月7-9日 中国·天津

<http://www.icept.org>

演讲题目: 晶圆级先进封装中针对翘曲与散热优化的系统协同设计

演讲人:王新 首席技术官、研发副总 杭州晶通科技有限公司

演讲摘要:

随着半导体芯片逐渐朝着体积小型化（轻薄、低功耗）但功能却大幅增长（引脚数量变多）的方向发展，越来越多的芯片在封装中开始采用更为先进、集成度更高的晶圆级封装方式。扇外型封装做为晶圆级封装中可扩展性最强、适用场景最广泛的一种技术，已经成为先进封装的重要发展方向，被业界所广泛采用。本次报告将对晶圆级扇外型封装中的两个关键技术难点（翘曲与散热控制和优化）进行剖析，结合理论分析模型与实际的实验测试案例，分享对于这两个问题的协同设计和优化(DTCO)方法，以便帮助对不同的产品需求提供出最优化与合理的封装方案；

适合对象:

芯片或者芯片模组设计公司，封装厂，材料厂商

演讲人简介:

王新，西安交通大学硕士，曾任美国应用材料公司新加坡先进封装研发中心高级研发经理，负责各类晶圆级先进封装解决方案（包括 face down & face up FOWLP, 2.5D/3D FOSiP、TSV 等）相关的设备与工艺以及制程整合的技术开发和客户支持，主要服务的客户与项目合作伙伴包括苹果、台积电、英特尔、矽品等国际头部先进封装巨头，拥有丰富全面的晶圆级扇外型封装领域设计、仿真、工艺整合技术经验。

现任杭州晶通科技有限公司首席技术官与研发副总，做为联合创始人，负责组建起了晶通的研发与工程技术团队与首条先进封装产线，并指导和带领团队进行先进封装（主营 Fan-out WLP 与 Chiplet 小芯片集成封装，涉及 WLCSP、多芯片 FOSIP, 2.5D/3D WLP 等）的方案设计、模拟仿工艺制程的开发及应用，为不同客户的不同产品定制和提供先进封装解决方案。