

先进封装与系统集成 EDA 技术应用论坛

赞助单位:  Empyrean

主席: 杨军教授, 东南大学

13:00-13:10	欢迎致辞
13:10-13:35	连接 PCB 与先进封装: 迈向封装感知设计的旅程 贾亮先生, 华讯科技
13:35-14:00	先进封装仿真设计解决方案及挑战 吕广超博士, 华进半导体封装先导技术研发中心有限公司资深研发工程师
14:00-14:25	STCO 牵引的 3DIC 设计方法学趋势及产业实践 刘晓明博士, 北京华大九天科技股份有限公司 EDA 产品总监
14:25-14:35	茶歇
主席: 刘晓明博士, 华大九天	
14:35-15:00	AI 时代的物理感知逻辑综合 朱可人教授, 复旦大学
15:00-15:25	面向全生命周期的结构可靠性 EDA 协同仿真与优化: 芯片设计、封装、系统集成与可靠性测试 程健博士, 长电科技
15:25-15:50	芯粒集成热仿真方法 徐勤志博士, 中国科学院微电子研究所研究员
15:50-16:20	圆桌讨论

演讲题目: 连接 PCB 与先进封装: 迈向封装感知设计的旅程

演讲人: 贾亮, 华讯科技半导体事业部总监



演讲摘要: 《连接 PCB 与先进封装: 迈向封装感知设计的旅程》探讨了 PCB 设计方法论向先进封装和异构系统集成的演变。随着小芯片架构、高带宽存储器 (HBM) 和基于 UCIe 的互连技术重塑系统设计, 传统的以 PCB 为中心的电子设计自动化 (EDA) 工具越来越难以应对多芯片、高密度和跨领域集成等挑战。本报告分享了将 PCB 设计平台扩展至封装感知能力的实用见解, 包括倒装芯片和引线键合支持, 以及微凸块、重布线层 (RDL) 和分层互连结构的新建模要求。它强调了从面板级设计向分层系统级表示转变所需的关键架构变化。

讲师简介: 一位在电子设计自动化 (EDA) 软件开发、测试工程和半导体制造工作流程方面拥有丰富经验的软件工程专业人士。自 2007 年毕业后, 一直从事软件开发、测试程序设计以及测试工程平台集成方面的工作, 在印刷电路板 (PCB) 设计工具和端到端制造流程方面拥有扎实的专业知识。

目前, 贾亮先生负责一个 PCB 设计软件平台的开发和产品方向, 推动其向先进封装和异构系统集成能力方向发展。主要关注领域包括支持倒装芯片和引线键合设计, 以及满足多芯片连接、微凸块和重布线层 (RDL) 建模以及高密度互连优化等先进封装需求。

当前的研究工作强调将传统的印刷电路板 (PCB) 设计方法与新兴的先进封装技术相结合, 以推动向系统级电子设计平台的过渡, 该平台在统一的数据和架构框架下支持芯片-封装-电路板的协同设计。



演讲题目：先进封装仿真设计解决方案及挑战

演讲人：吕广超，华进半导体封装先导技术研发中心有限公司资深研发工程师

演讲摘要：随着 AI 算力需求的爆发与芯片制程微缩的放缓，先进封装已成为后摩尔时代提升系统性能的核心路径。本次演讲将探讨系统集成趋势如何推动 2.5D/3D 封装技术的快速发展，并介绍华进半导体一站式先进封装服务平台在“设计-仿真-验证”全流程中的探索与实践。演讲将重点分享基于先进封装 PDK 的协同设计方法、信号与电源完整性仿真优化、晶圆级翘曲控制等关键技术能力。同时，还将剖析高速互连、集成供电散热及多物理场协同仿真等面临的技术挑战，探讨如何通过系统-工艺-设计的协同创新，加速高性能芯片产品的迭代与落地。

讲师简介：吕广超，博士，主要从事先进封装结构设计、可靠性分析及设计仿真等领域的研究与工程实践。



演讲题目：STCO 牵引的 3DIC 设计方法学趋势及产业实践

演讲人：刘晓明 博士，北京华大九天科技股份有限公司产品总监

演讲摘要：在后摩尔时代，传统微缩路径逼近物理极限，芯粒系统成为突破芯片性能与成本瓶颈的关键路径。本次分享以芯片技术发展趋势为牵引，系统梳理 STCO 设计方法学的演进逻辑与未来方向。重点解析从 2.5D 集成到 3DIC 的技术跃迁脉络，以及设计方法学由 DTCO 向 STCO 升级的核心变革与内涵。同时结合产业实践，介绍国产化 2.5D 芯粒设计流程与创新性的 3DIC 设计流程，展现先进封装与系统协同设计在国产 EDA 创新中的落地路径。

讲师简介：北京华大九天科技股份有限公司 EDA 产品总监，具有 10 多年 ASIC 芯片设计，制造及封装 EDA 软件产品开发与管理经验，打造了模拟芯片设计 EDA 全流程解决方案，并扩展到平板显示，信号链，存储，射频及光电等泛模拟芯片设计领域，正在构建 PPAC 导向的设计-制造-封装协同设计解决方案。领导开发的众多产品已被国内外顶级 IC 设计公司加入标准设计流程，并得到高度认可。



演讲题目：AI 时代的物理感知逻辑综合

演讲人：朱可人 博士，复旦大学助理教授

演讲摘要：随着摩尔定律放缓，三维集成与先进封装正成为延续芯片性能与集成度提升的重要路径。然而，当前逻辑综合流程在很大程度上仍延续传统二维设计思维：许多关键决策在物理实现与封装约束尚未明确之前即已完成，导致逻辑级评估结果与版图后实际质量之间存在显著差距。

本报告将阐述逻辑综合向物理感知乃至三维感知演进的必要性，并介绍团队在融合逻辑综合与物理设计方面开展的 AI 驱动研究工作，包括物理感知技术映射框架 PigMap，以及全流程物理感知综合平台 PhyLS。报告还将进一步展望三维集成场景下的逻辑综合新方向，探讨跨芯粒划分、垂直互连、热管理以及封装约束等关键问题，并分享在逻辑、版图与封装协同优化方面面临的开放挑战。

讲师简介：朱可人博士现任复旦大学助理教授，博士毕业于美国德克萨斯大学奥斯汀分校，师从 David Z. Pan 教授。其研究方向交叉于电子设计自动化（EDA）、人工智能与芯片设计，重点关注 AI 赋能的电路设计与优化。

朱博士已在顶级 EDA 会议和期刊发表论文 60 余篇，是开源模拟版图工具 MAGICAL 的主要开发者之一。他担任 DAC、ICCAD、GLVLSI、MLCAD 等会议技术程序委员会委员，并任 IEEE CEDA 上海分会主席。朱博士曾入选《麻省理工科技评论》“亚太区 35 岁以下科技创新 35 人”榜单，并入选国家级青年人才项目。



演讲题目：面向全生命周期的结构可靠性 EDA 协同仿真与优化：芯片设计、封装、系统集成与可靠性测试

演讲人：程健 先生，长电科技

演讲摘要：本报告将围绕 EDA 驱动的全生命周期结构可靠性协同仿真技术展开，覆盖从芯片设计、先进封装、系统集成到物理可靠性测试验证的完整流程。报告内容将紧密结合本专题方向，重点探讨 Chiplet 基板优化、闭环 EDA 设计流程，以及工业级封装制造中的关键痛点与工程挑战，为先进封装产品的结构可靠性设计与验证提供系统性思路和实践参考。

讲师简介：程健，长电科技全球仿真中心专家工程师、结构力学仿真平台负责人。毕业于浙江大学化工过程机械专业，获硕士学位，目前在电子科技大学攻读在职博士学位。曾在世界 500 强企业从事研发工作，拥有丰富的工业研发经验。

程健拥有 15 年产业经验，长期专注于多物理场仿真以及 2.5D/3D Chiplet 封装与系统级产品的力学可靠性研究，在先进封装结构可靠性设计、仿真平台建设及工程应用方面具有深厚积累。



演讲题目：题目：芯粒集成热仿真方法

演讲人：徐勤志 博士，中国科学院微电子研究所研究员

演讲摘要：随着芯片尺寸的不断缩小，芯粒异构集成成为延续摩尔定律的重要方向，但也面临严峻的热管理挑战。近年来，物理信息神经网络在集成电路热仿真方面展现出潜在应用前景，但其应用于复杂几何结构时，容易陷入局部最小值。本研究将数值计算方法嵌入神经算子学习，提出一种将 DeepONet 与硬约束投影相结合混合训练框架，并将其拓展应用于芯粒异构集成系统热仿真，同时结合拉丁超立方采样和网格采样加强物理约束，实现芯粒系统的高精度温度仿真。数值实验结果证明所提出的方法实现了与数值模拟结果一致的温度预测，速度提高了接近 400 倍，这凸显了物理引导深度学习在先进电子封装热分析中的应用潜力。

讲师简介：徐勤志，博士，中国科学院微电子所研究员，博士生导师。长期从事三维集成芯片多物理场仿真、纳米芯片可制造性设计方法学、先进器件工艺多物理场建模方法、基于第一性原理的纳米复合材料构效关系和 EDA 软件工具研究，在纳米芯片关键工艺仿真模型和集成芯片多场仿真 EDA 关键技术领域具有多年研发经验。提出了多点聚合物纳米复合材料密度泛函-积分方程耦合仿真方法，研发了 HKMG、FinFET 和铜互连 CMP 系列多物理场仿真模型引擎以及芯粒集成多场仿真工具，承担了国家、北京市、中科院、企业横向课题近 30 项，相关技术成果在知名企业进行转化。以第一作者或通讯作者发表 SCI 论文、专利和软件著作权 100 余项，获北京市科学技术三等奖和中国电子学会科学技术二等奖等奖励。



Scan to Registration

Registration Link: <https://event.mymova.com/spa6/#!/?eventname=icept&lang=en>

Contact: Secretary: Janey SHI, Janey@fsemi.tech