



从 DIP 到 MIP:半导体封装 40 年

Kees Beenakker 教授 荷兰代尔夫特理工大学、Jiaco

Instruments 公司顾问

演讲摘要:

自 1982 年 Kees Beenakker 加入飞利浦半导体（现 NXP）担任企业发展经理以来，集成电路封装在产品开发中的重要性日益凸显。从最初的双列直插封装（DIP），我们已发展至如今的小芯片组和 3D 集成系统等极其复杂的多芯片阵列技术。在延续摩尔定律和超越摩尔定律的发展趋势下，涌现出了许多新型封装的概念、新材料应用以及日益严苛的技术需求，同时始终面临着严峻的散热挑战。移动通信、汽车电子和人工智能等新兴应用的兴起，对可靠性分析工具提出了更高要求。本次报告我们将回顾 Kees Beenakker 亲历的 40 年封装技术发展历程，并重点介绍 2014 年研发的多物理场集成平台（MIP）——这一创新工具如今已在可靠性分析领域获得广泛应用。

演讲人简介:

1974 年，Kees Beenakker 加入荷兰埃因霍温飞利浦研究实验室，从事等离子体系统对环境分析和微电子图形化应用的研究工作。1982 年，他出任飞利浦半导体公司组装与封装开发经理，期间与远东地区的组装工厂建立了紧密合作关系。1989 年，他被任命为代尔夫特大学教授，直至 2014 年以代尔夫特微电子研究所科学主任及微电子系主任身份荣休。2006 至 2014 年间，他同时担任清华大学客座荣誉教授。基于早期研究成果，他发明了用于微电子可靠性分析的多物理场集成平台（MIP），并于 2014 年与唐家骥博士共同创立代尔夫特杰科仪器公司（Jiaco Instruments），现任该公司顾问委员会成员。